

RFSH — obnovování (refresh), výstup, aktivní v nule, indikující, že do ní sedm bitů adresové sběrnice obsahuje obnovovací adresu pro DRAM, přičemž na  $A_8$  až  $A_{15}$  se zrcadlí obsah registru I.

HALT — stop, výstup, aktivní v nule. Oznamuje, že CPU provedla instrukci HALT a čeká na nemaskovatelné či maskovatelné přerušení. Za stavu HALT procesor provádí prázdne instrukce NOP za účelem udržení kontinuity obnovovacích signálů RFSH.

WAIT — stav čekání, vstup, aktivní v nule, oznamující CPU, že adresovaná paměť nebo zařízení v/v není připraveno pro přenos dat. Pokud je na WAIT úroveň L (což CPU provětluje v druhém taktu  $T_2$  a každém následujícím), zatřazuje CPU vyčkávací takt  $T_w$ . Tím je umožněno, aby CPU pracovala s pomalejšími paměťmi či zařízeními v/v. Při WAIT však není generován obnovovací signál RFSH.

RESET — nulování/nastavení do východního stavu, vstup, aktivní v nule, iniciující CPU. Iniciace spočívá ve vynulování programového registru PC, rovněž tak registrů I a R, nastavení přerušovačů způsobu „0“ (IM 0) a vynulování klopných obvodů přerušení IFF1 a IFF2. Během iniciace přechází datová a adresová sběrnice do vysokoimpedančního stavu a rovněž ostatní řídicí signály jsou inaktivní včetně signálu obnovovačů.

BUSRQ — žádost o uvolnění sběrnice, vstup, aktivní v nule. Používá se při požadavku přímého přístupu do paměti (DMA).

BUSAK — potvrzení požadavku DMA, výstup, aktivní v nule, indikující žadateli, že sběrnice jsou ve vysokoimpedančním (tristate) stavu, a tudíž externě použitelné. Řízení a transport dat pak přebírá obvod Z80-DMA.

Ø — jednofázový systémový takt procesoru (2,5 až 8 MHz) podle verze CPU; vstup — musí být opatřen rezistorem 330 Ω, připojeným na napájecí napětí +5 V.

INT — požadavek přerušení, vstup, aktivní v nule. Signál INT je generován zařízením v/v a je akceptován CPU na konci instrukčního cyklu, pokud není aktivní signál BUSRQ a je-li povoleno přerušení (instrukcí EI). Tehdy CPU přerušit hlavní program, zpracuje obslužnou rutinu přerušení a vrátí

se do hlavního programu v místě, kde před přerušením skončila.

NMI — požadavek nemaskovatelného přerušení, vstup, aktivní v nule.

#### Celkové zapojení

I když je celkové zapojení jednodeskového mikropočítače nerozsáhlé (základní provedení tvoří jen deset integrovaných obvodů  $IO_1$  až  $IO_{10}$ ), je pro přehlednost zakresleno do dvou obrázků — obr. 4.18 a obr. 4.19.

Obrázek 4.18 zachycuje centrální procesorovou jednotku  $IO_1$ , tvořenou již stručně pojednaným typem Z80. K němu náleží generátor taktu  $IO_2$ , realizovaný dvěma členy tohoto šestinásobného invertoru, rezistory  $R_1$  a  $R_2$ , kondenzátorem  $C_1$  a krystalem Q o doporučené rezonanční frekvenci v rozsahu 1 až 8 MHz. Třetí člen  $IO_2$  tvoří oddělovací stupeň od  $IO_3$ , (1/2 7474) zapojeného jako dělička dvěma. Obvod  $IO_3$  umožňuje použití (zatím bohužel nákladných) krystalů i s odehylkou, popřípadě přímo nevhodnou frekvencí — např. 10 MHz (tu lze dvojnásobným snížením na přípustnou frekvenci 2,5 MHz, při využití obou „polovin“ obvodu  $IO_3$  apod.). Obvod  $IO_3$  lze tedy využít i jako děličku čtyřmi, popř. jej vypustit.

Z výstupu Q (č. 5)  $IO_3$  je přiváděn hodinový signál na příslušný vstup  $\Phi$  mikroprocesoru (č. 6), jenž je pro zaručenou úroveň H (v okamžicích kladné úrovně impulsů) napájen přes rezistor  $R_3$  ze zdroje provozního napětí +5 V.

Čtvrtý a pátý člen  $IO_2$  jsou využity pro úpravu nulovačů signálů RESET. Pro stykový programovatelný obvod 8255 je totiž požadován tento signál dále negovaný, tzn. aktivní v jedničce. Tuto negaci obstarává čtvrtý člen  $H_4$ , za jehož výstupem je tedy k dispozici signál RESET pro  $IO_3$ . Zpěnou inverzi pro  $IO_1$  zajišťuje pátý člen  $H_5$ . Šestý člen  $IO_2$  zůstává nevyužit.

Protože obslužný program (monitor) mikropočítače je také nerozsáhlý, vystačí se v daném zapojení s programovou pamětí 1 KB. Tu představuje moderní pěti voltový typ 2758 —  $IO_4$ .

Operační paměť dat představuje  $IO_5$ ; má kapacitu 2 KB. Použitý typ je moderní provenience, technologie CMOS, vyznačující se nízkým příkonem. Je to typ 6116 nebo 2016, popř. 5516, kde první dvojičky charakterizuje výrobce (61 = Hitachi, 20 = Toshiba nebo Matra Harris, 55 = MMI atd.), jinak jsou uvedené typy kompatibilní, tj. záměnné.



Vzhledem k tomu, že kapacity obou druhů pamětí jsou rozdílné, jsou pro obě paměti společné z adresové sběrnice jen vedení  $A_0$  až  $A_9$ . Vedení  $A_{10}$  je v předemné koncepci určeno jen pro adresování druhého kilobytu operační paměti  $IO_5$ , dále pak — spolu s  $A_{11}$ ,  $A_{12}$ ,  $A_{13}$  a  $A_{14}$  — k adresování dekodéru výběru  $IO_7$  — 3205. A protože není použito vedení  $A_{15}$ , jde o dekodování neúplné, tj. takové, kdy určitou paměťovou buňku (oblast) lze adresovat (zvolit) více než jednou adresou. V daném případě to znamená, že umístění pamětí (ROM: 0000H až 3FFFH, RAM: 1800H až 1FFFFH) v dolní polovině možného adresovatelného prostoru 64 KB se zrcadlově zobrazuje v horní polovině 32 KB. Paměť ROM lze tedy číst i od adresy 8000H, paměť RAM pak od adresy 9800H. (Vysvětlení spočívá v neúčasti šestnáctého bitu na vytvoření čtyřmístné hexadecimální adresy, pro níž je pak lhostejné, zda  $A_{15}$  má úroveň L či H.) To je však pro účely, pro něž je daný mikropočítač určen, nepodstatné. Zmiňujeme se o tom pouze proto, že neúplné dekodování se často vyskytuje u různých malých domácích či školních mikropočítačů (např. i u masově rozšířeného mikropočítače ZX-81 firmy Sinclair atd.).

Z výstupů  $IO_6$  jsou odebrány synchronizační signály výběru čipu  $\overline{CS}_0$  až  $\overline{CS}_7$ , z nichž každý (při buzení  $A_{10}$  až  $A_{14}$ ) odpovídá paměťovému rozsahu po 1 KB. Ale protože má použítá operační paměť  $IO_5$  kapacitu 2 048 slabik, je třeba, aby byla uvolněna po dobu trvání dvou za sebou následujících synchronizačních impulsů, v daném případě tedy při  $\overline{CS}_6$  a  $\overline{CS}_7$ . Jejich logické propojení zajišťují dva členy  $IO_7$  (1/2 74LS00), zapojené jako součinnový logický člen AND (= NAND s negací), pracující podle této pravdivostní tabulky:

Vstup		Výstup
č. 4 ( $\overline{CS}_6$ )	č. 5 ( $\overline{CS}_7$ )	č. 8 ( $\overline{OE}$ )
L	H	L
H	L	L
H	H	H
L	L	L

Z tabulky je patrné, že uvolnění  $IO_5$  je skutečně dosahováno při nulových úrovních výstupů  $\overline{CS}_6$  a  $\overline{CS}_7$ . Přitom stačí, aby tuto úroveň měl vždy jen jeden z nich. (Posledně zřetězený vztah, kdy  $\overline{CS}_6 = \overline{CS}_7 = L$ , nemůže nastat, neboť vlastnosti  $IO_6$  to nepřipouštějí.)

Protože dekodér výběru  $IO_6$  slouží jen pro paměti, je jeho řízení logicky

svázáno s řídicím signálem mikroprocesoru  $\overline{MREQ}$ , popř. s odvozenými signály  $\overline{MEMW}$  a  $\overline{MEMR}$ . Ty jsou realizovány jednou polovinou  $IO_8$  (74LS32); signál  $\overline{MEMW}$  ovládá zápis do operační paměti  $IO_5$ , společně s  $\overline{MEMR}$  pak uvolňování  $IO_6$ .

Nepoužití vývody mikroprocesoru ( $\overline{WAIT}$ ,  $\overline{BUSRQ}$ ,  $\overline{INT}$ ,  $\overline{NMI}$ ) jsou přes oddělovací rezistory  $R_5$  až  $R_8$  připojeny ke zdroji napájecího napětí. Nicméně vstup č. 24, popř. i č. 16 jsou vyvedeny na přípojný konektor FRB 62 pro možnost případného dalšího využívání.

Vzhledem k tomu, že popisovaný mikropočítač má sloužit jen pro školní a předváděcí účely, a není tedy plánováno jeho pozdější rozšíření, není ani datová a ani adresová sběrnice vybavena oddělovacími zesilovači.

Na obr. 4.19 je zbyvajících částí zapojení. Již citovaný obvod  $IO_8$  svou druhou polovinou (74LS32) zde slouží k získání řídicích signálů pro zápis do stykového obvodu  $IO_9$  (8255A).

Jeho výběr realizuje signál vedení  $A_2$  úrovní L na vstupu č. 6 ( $\overline{CS}$ ). Tento jednoduchý způsob výběru adresovými vedeními  $A_2$  až  $A_7$  umožňuje se sice volit jen šest periferních zařízení; ušetří se jím však dekodér, což přispělo ke zjednodušení zapojení [6], [7].

Jako programovatelný stykový obvod byl pro  $IO_9$  zvolen typ 8255A (nepatří ale do „rodiny“ podpůrných obvodů Z80), jenž má proti Z80-PIO jeden osmibitový kanál v/v navíc [11]. Tři kanály tohoto obvodu jsou funkčně rozděleny takto: Kanál PA slouží pro ovládání jednotlivých segmentů paralelně zapojených sedmissegmentových číslicovek, kanál PB je naprogramován jako výstupní — slouží pro případné demonstrační účely, kanál PC pak pro spínání katod číslicovek a jako zdroj impulsů s úrovní L pro zjišťování pozice kteréhokoli stisknutého tlačítka (vyjma tlačítka „reset“). Z toho plyne, že kanál PA a PB a jedna polovina kanálu PC pracuje jako výstupní, zatímco druhá polovina kanálu PC (konkrétně vedení  $PC_4$  až  $PC_7$ ) jako vstupní. (Vstup  $PC_7$  je možné použít pro případné snímání dat z magnetofonu [8],  $PA_7$  a  $PA_6$  pro ukládání dat.) Kanál PC, resp. jeho vedení  $PC_0$  až  $PC_3$ , bude tetrádami v kódu BCD převodník/dekodér „1 z 10“  $IO_{10}$  (typ 74145 — popř. u řadového monolitického displeje kalkulačkového provedení méně výkonný typ 7442). Ten v závislosti na tvaru dekády na vstupech ABCD generuje na odpovídajícím výstupu 0 až 9 (zde využito jen výstupů 0 až 8) signál s úrovní L, jež sekvencně rozsvěcuje jednotlivé číslicovky LED osmismístného displeje.

Na vstupních vedeních  $PC_4$ ,  $PC_5$ ,  $PC_6$  jsou účinkem propojovacích re-







uvedená tabulka zachycuje hodnoty jednotlivých slabik v šestnáctkovém tvaru spolu s adresami (taktéž šestnáctkovými) slabik levého krajního sloupce. Tabulka tedy zahrnuje hodnoty, jež je nutné do předemné paměti IO<sub>4</sub> naprogramovat elektrickými impulsy. (Autorem obslužného programu je Ing. Václav Kraus z ČVUT-FEL.)

### Obsluha mikropočítače

Po zapnutí mikropočítače se na displeji objeví nápis SAVIA 84, hlásící připravenost k provedení následných povelů z klávesnice. Tento nápis se objeví také po každé iniciaci tlačítkem „reset“.

Stisknutí tlačítka „Ad“ vyvolá nápis M0000 A1, což označuje možnost prohlížení a zadávání paměti (M = memory). Adresu zvoleného místa, od něž chceme paměť prohlížet či případně měnit, zadáváme následnými stisky tlačítek „0“ až „9“ či „A“ až „F“ v libovolné (požadované) kombinaci. Přitom se displej plní zadávanými číslicemi od páté pozice do druhé — viz označení číslicovek na obr. 4.19 — tedy zprava doleva. Ovšem teprve po stisknutí tlačítka „dA“ se v pozicích 7 a 8 displeje, tj. zcela vpravo, objeví šestnáctkový údaj, indikující obsah pčměčové buňky zadané adresy. Pokud s datem souhlasíme, kvituje se dalším stiskem tlačítka „dA“, což vyvolá inkrementaci adresy o 1 při současném zobrazení nové (následné) slabiky.

Pokud se adresově nacházíme v oblasti paměti RAM, můžeme nyní obsah dat měnit následnými stisky šestnáctkových tlačítek „0“ až „F“. V případě, že se chceme vrátit na buňku s adresou nižší, než je právě indikována, stlačíme tlačítko „—“, což způsobí dekrementaci adresy o 1, pochopitelně se zobrazením příslušného data. Jestliže se však nacházíme adresově v oblasti paměti EPROM (tj. 0000H až 03FFH) nebo v neobsazené části operační paměti, není přepsání dat možné. To se projeví — po stisku šestnáctkových tlačítek — zobrazením zprávy Er v datové části displeje. Neobsazená část operační paměti je indikována na displeji vždy datem 7A, např. M1000 7E.

Tlačítkem „r“ zobrazujeme obsahy registrových párů AF, BC, DE, HL a ukazatele zásobníku SP, a sice tak, že na adresových pozicích jsou znázorněny obsahy, přičemž pozice 7 a 8 indikuje název. Tedy např.: r0320 AF. Obsahy lze měnit — je-li to zapotřebí — následným stiskem šestnáctkových tlačítek.

Po stisku tlačítka „r“ se tedy vždy objeví obsah registrového páru AF. Stisknutím kvitovacího tlačítka „dA“ se zobrazují další registry v uvede-

ném pořadí, tedy r7A00 bC, r7C01 dE, rFD02 HL a dále r1FD9 SP, kde obsah SP je vždy stejný, tj. 1FD9 — i když se dá změnit —, neboť je dán při iniciaci programem.

Stisknutí tlačítka „BR“ se projeví vždy tvarem b0000 A1, kde písmeno b označuje očekávání zadání první zarážky A1 (breakpoint A1). Po jejím šestnáctkovém naplnění a kvitování tlačítkem „dA“ se na displeji objeví tvar b0000 A2, jenž indikuje očekávané zadání druhé zarážky A2. Po jejím naplnění a stisku kvitovacího tlačítka „dA“ se na displeji objeví Gxxxx\$\$\$, kde xxxx je náhodná adresa, kterou je nutné přepsat na adresu startu programu (\$\$\$ jsou prázdné = zatemněné znaky). Po stisku „dA“ je již program (předem uložený) odstartován. Pokud požadujeme odstartování programu bez zarážek, pak použijeme tlačítko „Ex“, po jehož stisknutí se objeví na displeji tvar Gxxxx\$\$\$, po zadání adresy startu spustíme program již jen tlačítkem „dA“.

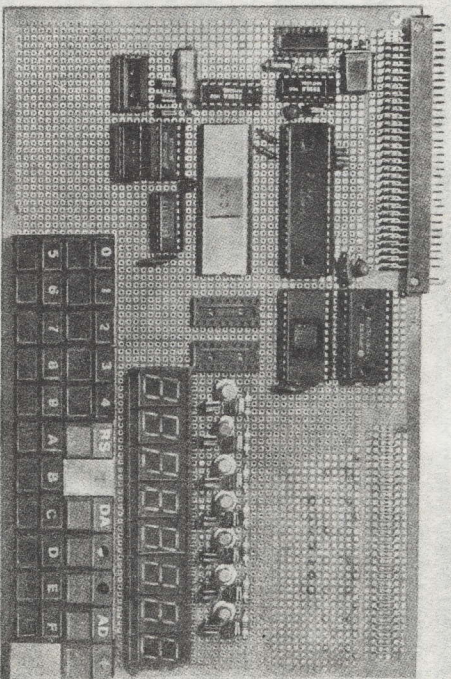
Probíhání programu je indikováno písmenem E na první pozici displeje. Pokud program setrvává ve smyčce, je znak E trvale indikován a výstup z uživatelského programu je možný jen stisknutím tlačítka „reset“.

Tlačítko „L“ je zálohové a může sloužit pro případné natahování (load) dat z magnetofonového pásku, tj. spuštění zavlékači a verifikační rutiny. Tlačítko „—“, pokud nejsme v režimu ukládání a čtení z paměti, může sloužit pro ukládání dat na magnetofonový pásek (save). Pro obě rutiny je v obslužném programu vynecháno místo od adresy 024AH až po 03FFH. Avšak protože popisovaný mikropočítač používá operační paměť CMOS, kterou je možné napájet z vestavěného zdroje (přes ochrannou diodu, např. z lithiové baterie 3 V), a tak zajistit uložení data i při vypnutí počítači, bylo od připojení k magnetofonu upuštěno. (Napájení ze záložního zdroje je na obr. 4.19 značeno čárkovaně.)

### Konstrukce mikropočítače

Mikropočítač byl postaven na perforované desce tzv. zdvojeného evropského formátu (234×160 mm <sup>3</sup>/<sub>4</sub> jeho kratší strana byla ještě o 16 mm zúžena — tedy na 144 mm (obr. 4.20). Do této desky byly vloženy objímky pro všech deset integrovaných obvodů IO<sub>1</sub> až IO<sub>10</sub>, proto není žádán z nich zapájen, a je tak možná výměna při případné poruše či eventuální modifikaci. (Na obr. 4.20 jsou zobrazeny také dvě patice s osmnácti vývody, jež autorovi slouží pro kontrolu pamětí typu 2114 a jimiž lze také operační paměť rozšířit směrem dolů, tj. od adresy 1400H do 17FFH.) V pravém dolním rohu je umístěno ve dvou řadách dvaadvá-

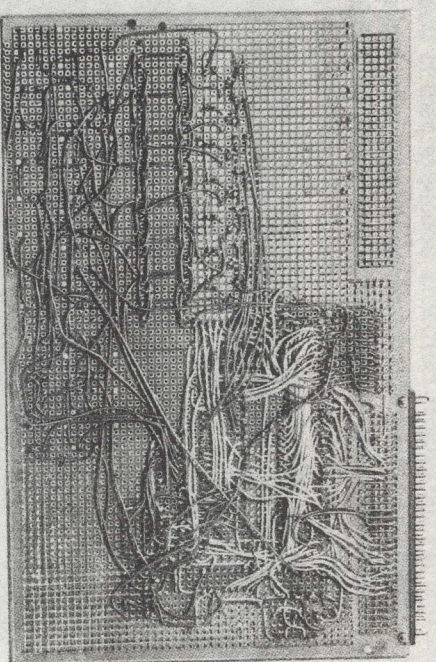




Obr. 4.20. Pohled na sestavený mikropočítač na perforované desce tzv. zdvojeného evropského formátu (234×160 mm<sup>2</sup>)

cet tlačítek obsluhy, nad nimi — takéž v patičkách — se nachází osm kusů sedmissegmentových číslicovek. V levém horním rohu desky je přišroubován konektor FRB o dvašedesát vývodů, sloužící pro přívod napájecího napětí, popřípadě i pro rozšíření o externí paměť či dále popsanou krokovací jednotku. Pod ním se již nacházejí pouzdra všech integrovaných obvodů, jejichž rozmístění je nekritické. Nad displejem se nachází sedm tranzistorů  $T_1$  až  $T_7$  spolu s příslušnými rezistory  $R_9$  až  $R_{29}$ . Další nezbytné pasívní součástky jsou rozmístěny mezi patičkami obvodů  $IO_1$  a  $IO_9$  a v okolí  $IO_2$ ,  $IO_3$  a  $IO_4$ .

Vzhledem k tomu, že autor měl k dispozici perforovanou desku s pájecími kroužky typu Veroboard, dokonce s pokovenými otvory, v nichž vývody všech součástek spolehlivě „sedí“, nebylo nutné navrhovat plošný spoj. Propojení součástí bylo tedy realizováno na rubu desky odizolovaným drátem o průměru 0,32 mm s nepájitelnou teflonovou bužírkou (výrobce Kabelo Topolčany), což dokumentuje snímek na obr. 4.21. Při tomto způsobu propojení — jenž je vhodný pro prototypový návrh — odpadají „starosti“ s křížením spojů a rozložením součástí. Spoje jsou sice méně přehledné, avšak — je-li propojení každého spoje zaznamenáno ve



Obr. 4.21. Pohled na rub nosné desky a na provedení sítě drátových spojů

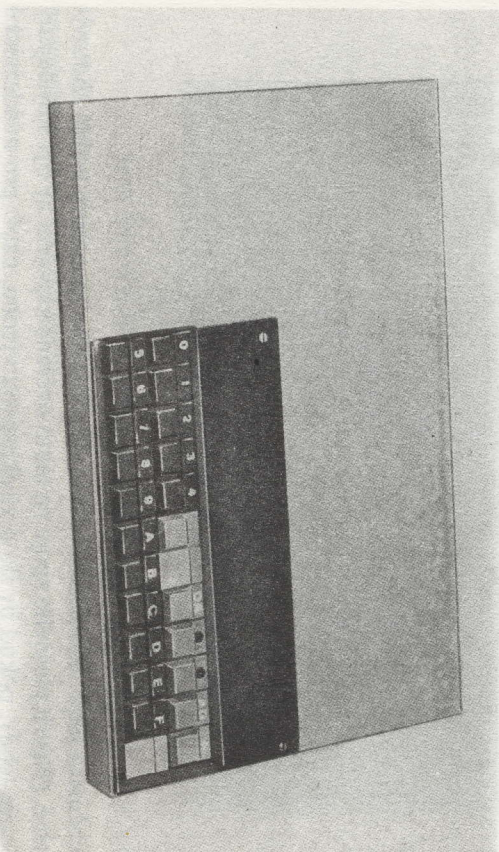
schématu např. obtažením barevnou tužkou — poměrně rychle zhotovitelné. (Návrh plošného spoje na takto ověřené zapojení by byl smysluplný pouze tehdy, pokud by šlo o vícekusovou výrobu, např. pro mládežnické Kluby výpočetní techniky apod.) Je pochopitelné, že pájení jednotlivých drátových spojů je pracnější než zapájení součástí do desky s plošnými spoji. Uvážíme-li však pracnost ručního návrhu plošného spoje s vícenásobným eventuálním překreslováním v důsledku korekcí (není-li k dispozici možnost relativně rychlého počítačového návrhu CAD!), je citovaný způsob časově méně náročný. Navíc jsou možné snadno proveditelné modifikace zapojení.

Pro počítač bylo zhotoveno ochranné pouzdro, jako východzí materiál posloužily odpadky kuprexitu (s odleptanou či stříženou inědovou fólií), slepené tmelem EPOXY 1200. Je samozřejmé, že jednotlivé bočnice, stíněné z důvodu vyšší pevnosti překládováním, byly pro dosažení symetrie zaříznuty a zabroušeny na stejnou vnější výšku 20 mm. Na takto vzniklý vnější rám je přilepena horní deska (zálivkou v hranách) proříznutým otvorem pro mírně vyčnívající tlačítka a také pro displej. Ten je kryt větším páskem transparentního organického skla, chránícím číslicovky před poškozením a současně zvyšujícím kontrast displeje při denním osvětlení. Kryt je připevněn k desce dvěma šroubky  $M2$ , deska vlastního počítače pak třemi šroubky  $M3$  zespodu ke kuprexitovým hranolkům



zalepeným a zapuštěným do pouzdra a opatřeným otvory s příslušným závitem.

Pouzdro má po dohotovení mírně zabroušené hrany a je přestříknuto světlou barvou rychle schnoucího autolaku. Pohled na mikropočítač je na obr. 4.22.



Obr. 4.22. Sestavený mikropočítač v ochranném pouzdru zhotoveném z kupřetřítových pásů a oděvek, s transparentním organickým sklem, kryjícím osmimístný zobrazovač

## Uvedení do provozu, oživení

Pokud jsou spoje provedeny bez omylu a součástí osazeny ve správné poloze, neměly by nastat potíže. Nicméně protože se nedají vyloučit omyly (a v tom je třeba vidět hlavní nevýhodu drátových spojů), je nutné postupovat s osazováním a současným ověřováním funkce po částech.

Nejprve je tedy vhodné zapojit a prověřit funkci generátoru taktu. Pokud kmitá, zapojí se  $IO_3$  a přezkouší se jeho funkce jako děličky. Dále následuje prověření funkce hradel  $H_4$  a  $H_5$ , a členů obvodů  $IO_7$  a  $IO_8$ , to vše bez mikroprocesoru, pamětí a ostatních dosud nevyjmenovaných obvodů. Teprve nyní se osadí mikroprocesor, přičemž se uzemní (nejlépe na protikusku konektoru FRB) všechny linky datové sběrnice. Tím simulujeme situaci, jako kdyby procesor čelil z pevné paměti samé příkazy NOP. Při provádění instrukce NOP (no. operation = prázdná instrukce) mikroprocesor inkrementuje obsah programového čítače o 1, což lze snadno kon-

trolovat podle vzrůstající hodnoty binární adresy, a to např. logickou sondou či dále uvedenou krokovačkou jednotkou. Při této zkoušce je pro pracující procesor charakteristické, že frekvence signálu na jednotlivých adresových linkách směrem od  $A_0$  k  $A_{15}$  klesá! (V tomto případě pracuje jako degradovaný šestnáctkový čítač od hodnoty 0000H — po nulování — až do FFFFH a cyklicky znovu dále. Při zpomaleném taktu je tato skutečnost velmi dobře patrná — viz další kapitulu.) Pokud je mikroprocesor dobrý a spoje správně propojeny, dojde k popsanému chování. V opačném případě nebudeme dále postupovat, dokud neodstraníme chybu (např. přeteklým címem zkratujícím dva vedle sebe se nacházející vývody apod). Další kontrolou funkce procesoru je zjištění periodiky se měnících úrovní na jeho vývodech 19, 20 a 21, případně (jen při vydáváním dat) i na 22.

Logická sonda, jež je pro takováto přezkušování nezbytnou pomůckou, musí být tzv. dynamického typu. Indikuje „rychlejší“ změny úrovní výstupních signálů jako sled impulsů, zpravidla simulovaným písmenem P (obvykle již od frekvence 1 kHz). Dále je nutné, aby její vstupní impedance nezatěžovala prověřovaný vývod mikroprocesoru více než vstup LS členu TTL (tj. asi max. 0,25 mA). Takových sond však bylo v naší odborné literatuře již hodně popsáno.

Další krok — po úspěšném ověření funkce procesoru jako čítače — spočívá v odstranění zemnění datové sběrnice a osazení pamětí a dekodérů  $IO_4$ ,  $IO_5$  a  $IO_6$ . I když nyní ještě nelze používat displeje a klávesnice (vzhledem k absenci  $IO_9$  a  $IO_{10}$ ), je možné již kontrolovat (nejlépe opět při zpomaleném taktu) měnit se úrovně na vstupech  $IO_6$ , na jeho výstupech č. 7, 8 a 15 a i na vstupech č. 20  $IO_4$  a  $IO_5$ , které nás do jisté míry informují o činnosti  $IO_1$ .

Displej přezkoušíme tak, že — při vyjmutých obvodech  $IO_9$  a  $IO_{10}$  — postupně uzemňujeme vývody kanálu PA (č. 1, 2, 3, 4, 38, 39 a 40) při uzemněných katodách číslicovek (vývody 0, 2, 3, 4, 5, 6, 7 a 8 na objímce  $IO_{10}$ ). Tehdy se musí rozsvěcovat vždy jeden segment (a až g) všech číslicovek, což prokáže správnost zapojení. Pak již lze osadit i zmíněné obvody a opětovně připojit mikropočítač ke zdroji stabilizovaného napětí +5 V/0,5 A. Po zapnutí se již musí zobrazit na displeji nápis SAVIA 84, indikující připravenost počítače k převzetí dalších příkazů, a tím i svoji provozuschopnost.

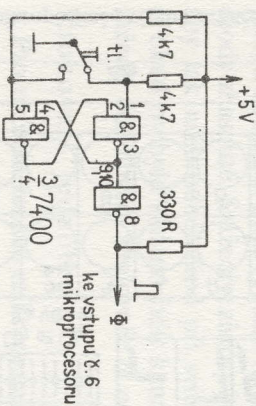
Prověření kanálu PB jakožto kanálu výstupního dokážeme však jen programově. K tomu nám postačí tři instrukce



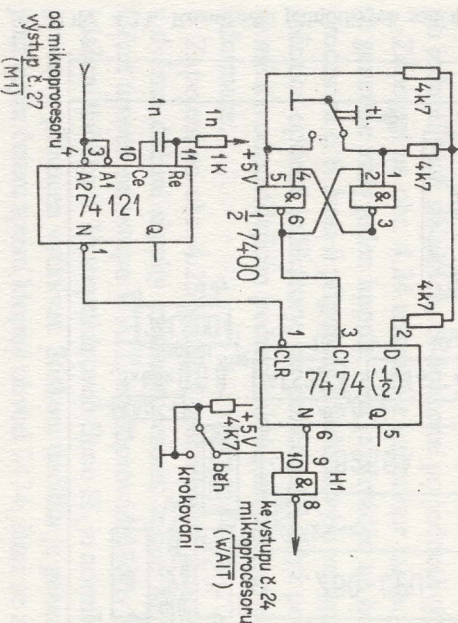




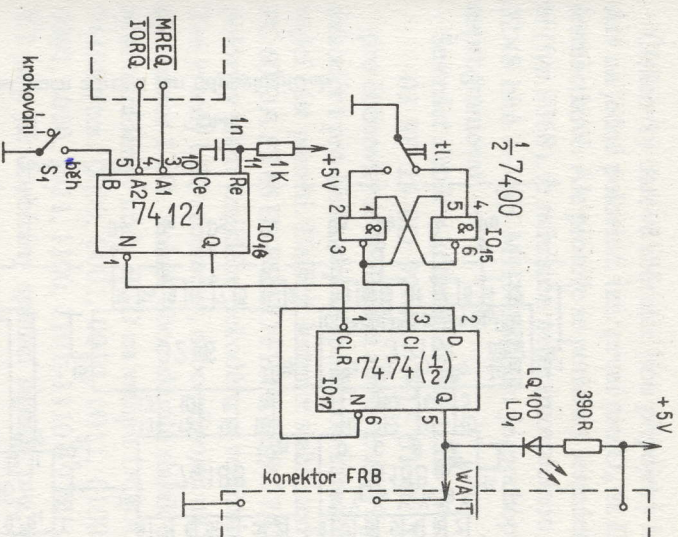
mikroprocesor pracovat a provede instrukci plnou rychlosti. Jakmile se však přiblíží k počátku cyklu zachycení následující instrukce, signál  $\overline{MI}$  změní svou úroveň z H na L. Tím se spustí monostabilní klopný obvod 74121, jenž svým výstupním signálem uvede do původního stavu obvod 7474. Tehdy se objeví na vstupu  $\overline{WAIT}$  opět úroveň L, nutící mikroprocesor vyčkávat. Po dalším stisknutí tlačítka se děj opakuje, tzn. je opět provedena jen jedna instrukce. Indikátory datové sběrnice však v daném zapojení zobrazí při vícečetné instrukci vždy jen její první slabiku. (Ostatní slabiky by bylo možné pozorovat jen při zpomaleném taktu, tak asi na 2 Hz.) Proto se osvědčila úprava zapojení znázorněná na obr. 4.26. Místo synchronizačního signálu  $\overline{MI}$  jsou použity signály  $\overline{MREQ}$  a  $\overline{IORQ}$ . Přepínání „krokování“ a „běhu“ se provádí zemněním vstupu B obvodu  $IO_{16}$ , čímž mohl odpadnout člen  $H_1$ . Stav vyčkávání mezi jednotlivými kroky indikuje luminiscenční dioda  $LD_1$ . Krokování instrukcí se však díky



Obr. 4.24. Zapojení pro nahrazení generátoru taktu, umožňující krokovat mikroprocesor po jednotlivých takttech



Obr. 4.25. Zapojení pro krokování po jednotlivých instrukcích



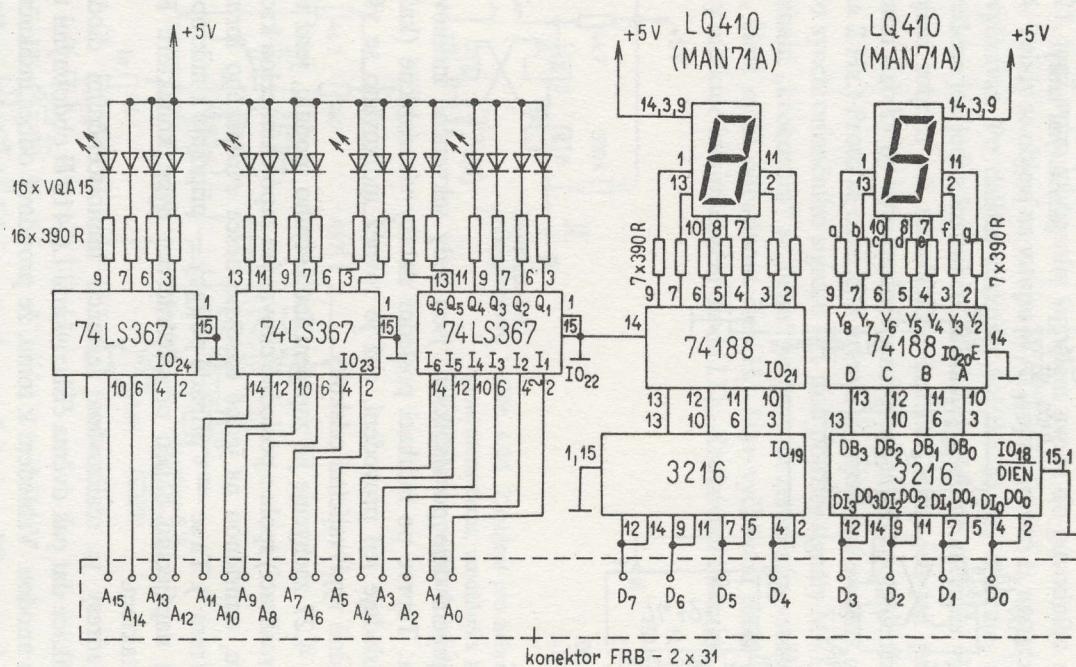
Obr. 4.26. Zapojení pro krokování po jednotlivých slabikách, kde dioda  $LD_1$  indikuje stav vyčkávání mezi jednotlivými kroky

změně v zapojení děje po slabikách; jsou tedy sekvencně indikována všechna data. Teprve po indikaci poslední slabiky vícečetné (každé) instrukce následuje její provedení, což je rovněž indikováno se všemi z toho případně vyplývajícími odskoky.

Další obr. 4.27 zachycuje již zapojení indikačního modulu, jenž tvoří (v praktické realizaci) spolu s poslední citovaným zapojením celou krokovací jednotku, umístěnou na jedné násuvné desce evropského formátu ( $160 \times 100$  mm). Ta se — v případě potřeby — připojuje k mikroprocesorovi a zdroji napájecího napětí prostřednictvím dvou konektorů FRB s  $2 \times 31$  kontaktem.

Indikace adresy je realizována šestnácti luminiscenčními diodami  $VOA_{15}$ , indikace dat pak dvěma číslicovkami  $LO_{410}$  či obdobnými typy se společnou anodou. Vzhledem k tomu, že proudový odběr indikačních diod by nezádaně zatížil nechráněnou adresovou sběrnici, byly použity tři kusy oddělovacích zesilovačů typu 74LS367. Totéž se týká indikátorů na datové sběrnici. Zde však byly použity jiné typy oddělovacích zesilovačů (3216).





Obr. 4.27. Zapojení indikačního modulu pro zobrazení změn adres a jim odpovídajících dat při krokování

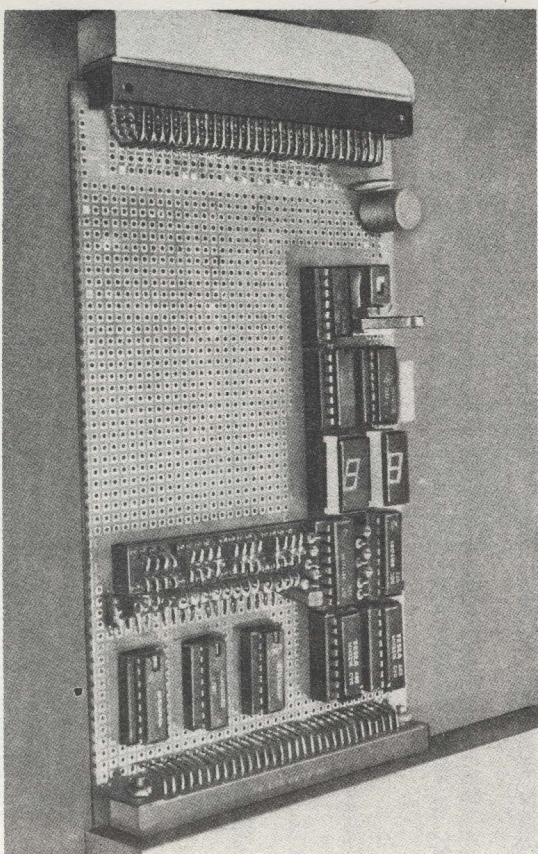
Číslíckovy datové sběrnice jsou připojeny tak, že každá z nich indikuje stav na jedné polovině, tzn. první pro  $D_0$  až  $D_3$ , druhá pro  $D_4$  až  $D_7$ , a to šestnáctkově. Ale protože se potřebný šestnáctkový dekodér u nás nevytáhl (typ 9368), je nahrazen programovatelnou pamětí PROM s organizací  $32 \times 8$  bitů — typ MH74188. Tu je pochopitelně nutné pro daný účel naprogramovat.

Šestnáct slabik v kódu BCD má tento tvar:

03 9F 25 0D 99 49 41 1F 01 09 11 C1 63 85 61 71

pro číslíckovy se společnou anodou. Aby bylo možné použít paměť jako dekoder i pro číslíckovy se společnou katodou, je naprogramována i zbyváající část paměti. Dalšíh šestnáct slabik tedy má tvar:

FC 60 DA F2 66 B6 BE EO FE F6 3E 9C 7A 9E 8E. Volba první či druhé poloviny takto vzniklého dekodéru se realizuje úrovní na vstupu č. 14 (E). Ten je tedy buď uzemněný, nebo připojen na napájecí napětí přes ochranný rezistor 1 k $\Omega$ . Pořadí obou skupin slabik odpovídá vzestupně přiváděným tetrádám v kódu BCD na vstupu DCBA jednoho každého dekodéru 74188 (tzn. 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001, 1010, 1011, 1100, 1101, 1110 a 1111). Z výstupů dekodéru Y8 až Y2 jsou již odebírány spínací signály pro sedm segmentů „a“ až „g“,

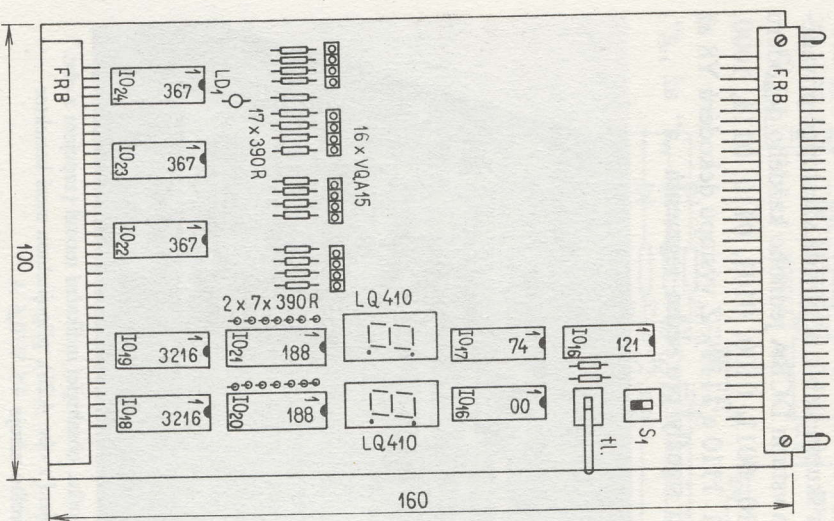


Obř. 4.28. Poneď na krokovač jednotku, obsahující indikační modul (zapojení z obr. 4.27) a přepínatelné krokování (zapojení z obr. 4.26), přípojitelnou mezi konektor mikropečáče a protikonektor napáječho zdroje +5 V / 0,6 A



ovšem přes předřadné rezistory  $7 \times 390 \Omega$  ( $Y_1$  by mohl obsluhovat segment desetiné tečky; v daném případě ji však nepotřebujeme, a proto není propojen.) Na obr. 4.28 je pohled na realizovanou krokovací jednotku, tj. indikační modul, a zapojení pro krokování po slabikách. Na následujícím obr. 4.29 je nakresleno rozložení součástek. Vzhledem k tomu, že jednotka byla provedena na děrované montážní desce s prokovenými otvory, jsou jednotlivé spoje realizovány opět drátovými propojkami — proto nebyl navržen plošný spoj.

Užitečnost krokovací jednotky dokládá příkladně následující krátký program, jenž nejprve vynuluje střadač a pak jej postupně inkrementuje, přičemž obsah střadače — v každém průchodu smýčkou — je znázorněn na diodách  $LD_1$  až  $LD_8$  výstupního kanálu PC  $IO_0$ :



Obr. 4.29. Rozložení součástek krokovací jednotky provedené opět na děrované desce evropského formátu  $100 \times 160 \text{ mm}^2$

1800 3E OA LD A,00  
1802 d3 F9 OUT F9,A  
1804 3C INC  
1805 C3 02 18 JP „1802“  
1808 76 HLT

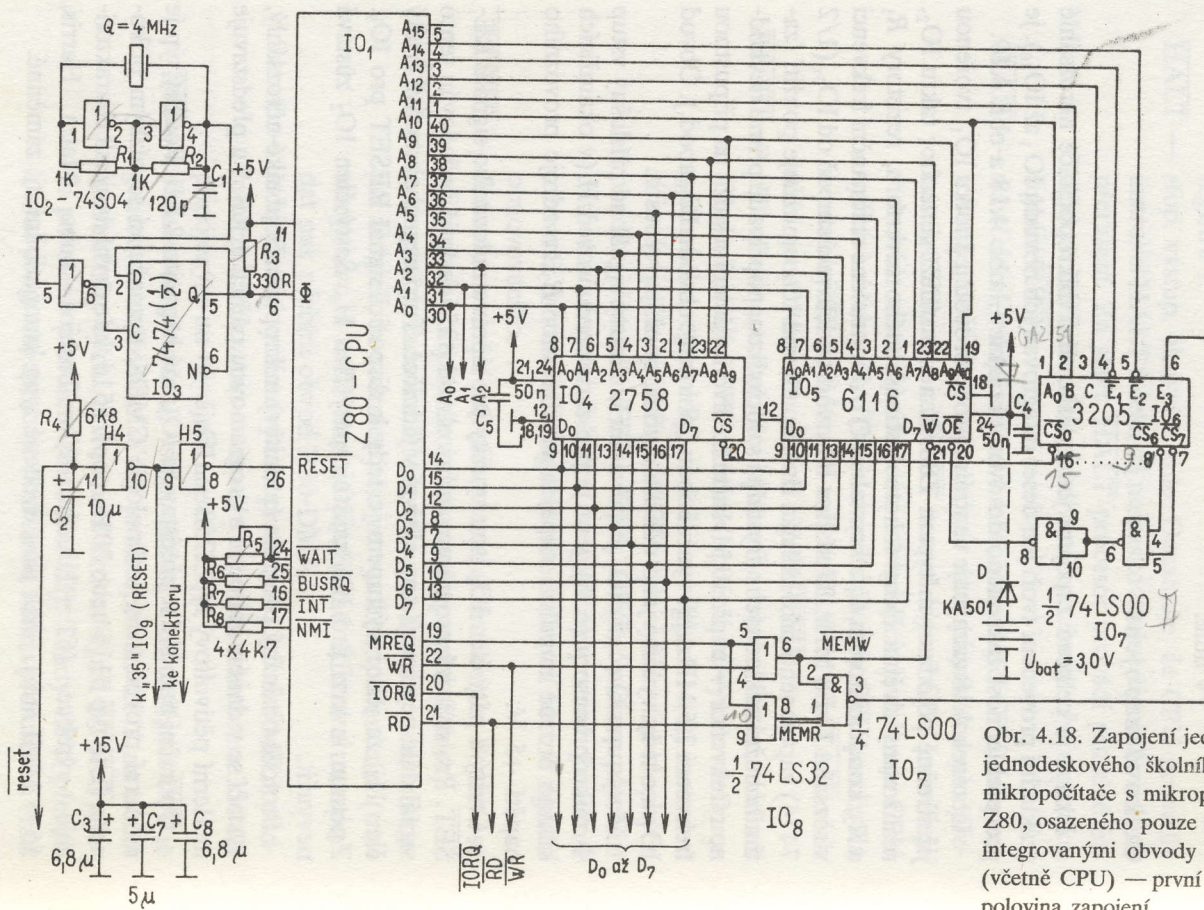
Pokud spustíme rutinu povelem „EX 1800 dA“, svítí všech osm diod  $LD_1$  až  $LD_8$ . Jestliže však za tohoto stavu přepneme spínač  $S_1$  do krokovacího režimu, můžeme sledovat, jak světelné diody indikují vzrůstající binární hodnotu střadače s každým průchodem.

Obdobně lze realizovat (a ověřit) případně uživatelské aplikace.

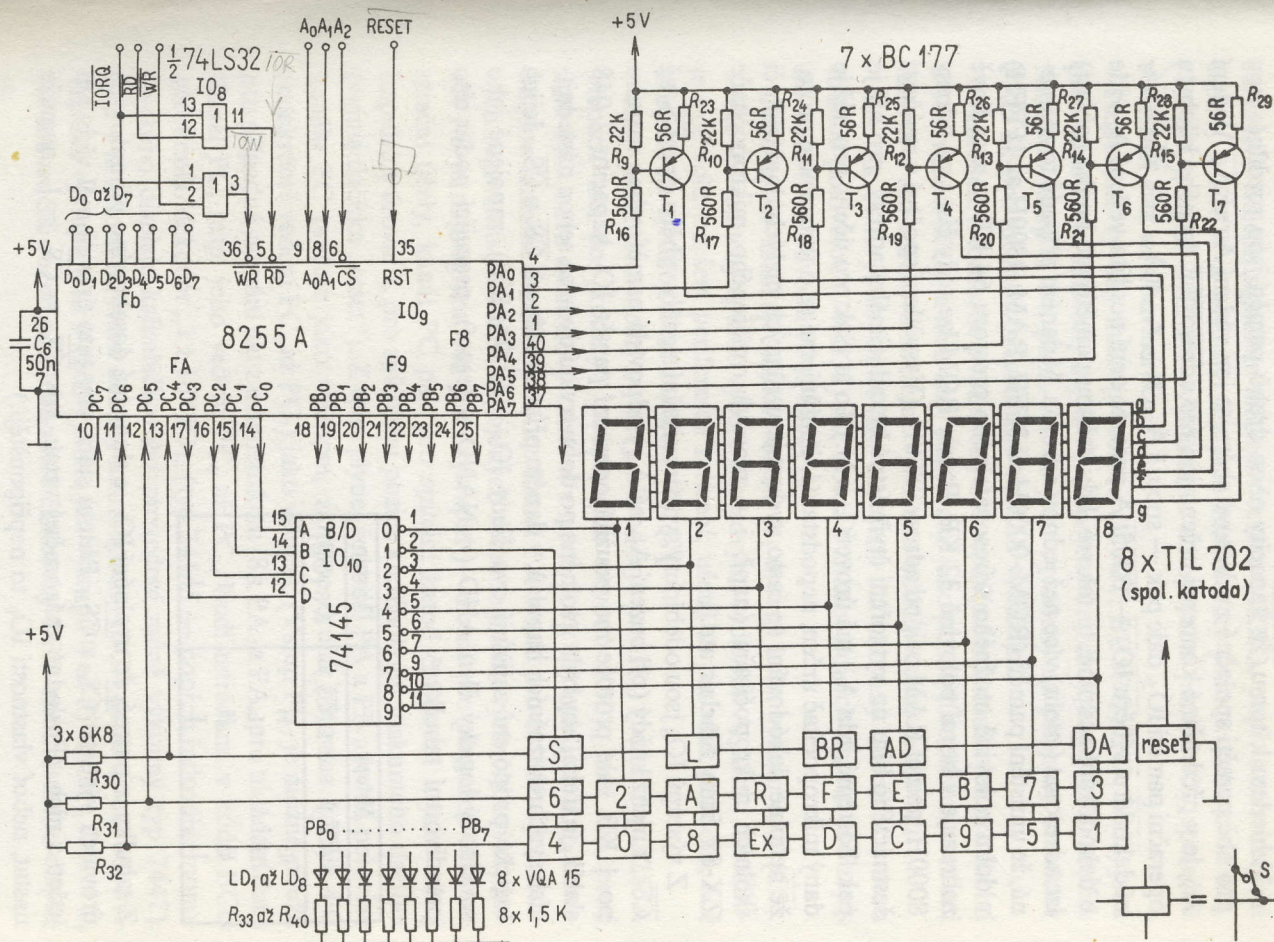
#### 4.5. LITERATURA

- [1] Schwarz, W. — Meyer, G. — Eckhardt, D.: Mikrorechner, Wirkungsweise — Programmierung, Applikation. Berlin, VEB Verlag Technik 1981 (2. vyd.).
- [2] Ciarcia, St.: Build Your Own Z80 Computer. New York, Byte Books 1982.
- [3] Hyan, J. T.: Junior Computer. Amatérské rádio, řada A, 10, 1982, str. 383 až 384.
- [4] Hyan, J. T.: Displeje pro číslicovou techniku. Amatérské rádio, řada B, 2, 1978, str. 46 až 51.
- [5] Zaks, R.: Programmierung des Z80. Düsseldorf, SYBEX Verlag GmbH 1982.
- [6] Zaks, R. — Lesca, A.: Mikroprozessor Interface Techniken. Düsseldorf, SYBEX Verlag GmbH 1982 (3. vyd.).
- [7] Coffron, J. W.: Z80 Anwendungen. Düsseldorf, SYBEX Verlag GmbH 1984.
- [8] Tóth, Š.: Školský mikropočítač PMI-80. Amatérské rádio, řada A, 7, 1984, str. 257 až 258.
- [9] Tóth, Š.: PMI-80. Amatérské rádio, řada A, 8, 1984, str. 297 až 301.
- [10] Hyan, J. T.: Oddělovací zesilovače — budíče sběrnic. Amatérské rádio, řada A, 9, 1984, str. 337 až 339.
- [11] Hyan, J. T.: Mikroprocesor Z80 a jeho aplikace. Praha, DT-ČSVTS 1988, str. 85 až 89, 3. vydání.
- [12] Kants, W.: Der Z80-EMUF, Preiswerter Einplatinen-Computer. mc, 4, 1983, str. 112 až 115.
- [13] Götz, D.: Z80-EMUF mit Display und Tastatur. mc, 9, 1984, str. 40 až 42.
- [14] Zilker, A. — Wurdack, St.: Z80-EMUF mit Komfort. mc, 5, 1984, str. 92 až 96.
- [15] Grubert, M.: Z80-EMUF als Telefonvermittlung. Část 1 — mc, 11, 1984, str. 60 až 64, část 2 — mc, 12, 1984, str. 114 až 118.
- [16] Götz, D.: Z80-EMUF mißt Spannung und pH-Wert. mc, 1, 1985, str. 60 až 62.
- [17] Schickanz, S.: Multitasking mit dem Z80-EMUF. mc, 8, 1984, str. 52 až 57.





Obr. 4.18. Zapojení jednoduchého jednodeskového školního mikropočítače s mikroprocesorem Z80, osazeného pouze deseti integrovanými obvody (včetně CPU) — první polovina zapojení



Obr. 4.19. Zapojení jednoduchého jednodeskového školního mikropočítače — druhá polovina zapojení